

PAT-NO: JP358061682A

DOCUMENT-IDENTIFIER: JP 58061682 A

TITLE: SEMICONDUCTOR PHOTODETECTING ELEMENT

PUBN-DATE: April 12, 1983

INVENTOR-INFORMATION:

NAME

KAGAWA, SHUZO

KANEDA, TAKAO

MIKAWA, TAKASHI

ASSIGNEE-INFORMATION:

NAME

FUJITSU LTD

COUNTRY

N/A

APPL-NO: JP56161280

APPL-DATE: October 9, 1981

INT-CL (IPC): H01L031/10

US-CL-CURRENT: 257/458, 257/E31.061

ABSTRACT:

PURPOSE: To improve excessive noise characteristic of a photodetecting element using Ge by employing the layer structure of p<SP>+</SP> in type only at the light acceptance layer region and employing pn structure at the guard ring region and its external region.

CONSTITUTION: The light acceptance portion 11 consisting of the p<SP>+</SP> layer and the guard ring consisting of the p type layer are formed on the surface of n type Ge substrate 10. Moreover, the i (intrinsic) type constant field strength layer 13 is provided only between the region being in contact with the light sensible portion 11 and the substrate 100. According to this structure, while the guard ring effect is sufficiently maintained, the maximum field intensity in the region between the light acceptance portion and active layer can be lowered and the ionization coefficient in this region can be lowered. Thereby, the coefficient of contribution to multiplication of the holes is improved and low noise can be realized. As a result, an excessive

noise of avalanche photo diode having the light acceptance wavelength region in the wavelength of $1\mu\text{m}$ can be improved.

COPYRIGHT: (C)1983,JPO&Japio

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭58—61682

⑤ Int. Cl.³
H 01 L 31/10

識別記号

庁内整理番号
 7021-5 F

④公開 昭和58年(1983)4月12日

発明の数 1
審査請求 未請求

(全 9 頁)

⑤4 半導體受光素子

川崎市中原区上小田中1015番地
富士通株式会社内

②特 願 昭56-161280

⑦2発 明 者 三川孝

②出 願 昭56(1981)10月9日

川崎市中原区上小田中1015番地

⑦②発 明 者 香川修三

富士通株式会社内

川崎市中原区上小田中1015番地

⑦出願人 富士通株式会社

富士通株式会社内

川崎市中原区上小田中1015番地

⑦発 明 者 金田隆夫

⑦④代 理 人 弁 理 士 松岡宏四郎

明 趙 璣

1. 発明の名称

半导体受光素子

2. 特許請求の範囲

n型のゲルマニウム単結晶よりなる基板上に形成されたp型のゲルマニウム単結晶層よりなる受光部と該受光部を囲んでこれより深くまで形成されたp型のゲルマニウム単結晶層よりなるガードリングとを有する半導体受光素子において、前記受光部と前記基板との間のみに前記ガードリングの下縁より浅く形成された、キャリア濃度の極めて少ないゲルマニウム単結晶よりなる電界強度一定層を有することを特徴とする半導体受光素子。

3. 発明の詳細な説明

本発明は半導体受光素子、特に、アペランシェ
フォトダイオード（以下ＡＰＤという。）に関す
る。詳しくは、 $1\mu\text{m}$ 波長域に感光域を有するゲ
ルマニウムを使用したＡＰＤの過剰雑音を減少
させる改良に関する。

A P D は、受光部に入射した光の有するエネルギーにもとづき発生された電子又は正孔を、P N 接合の両端に印加された降伏電圧に近い高さの逆バイアスによって発生している空乏層中でアバランシェ増倍されることにより高効率の光電変換作用を実現することを基本原理とする半導体受光素子であり、半導体の有する基礎吸収端波長にしたがって感光波長域が決定される。そして、高増倍率、低暗電流、高量子効率（出力電力と入力光の有するエネルギーとの比）、低雑音、高速応答性等の特性がすぐれていることが望ましい。又、他の観点から、光ファイバの伝播損失の少ない1 μ m波長帯に感光波長域を有するA P Dとして基礎吸収端波長が1.55 μ mであるゲルマニウム(Ge)を使用したA P Dの開発の努力がなされている。

従来知らされているゲルマニウム (Ge) を使用した APD はその層構造により、(1) p^+n 型、(2) n^+p 型、(3) n^+np 型等 に分類されるが、いずれの層構造を有するものであっても、増倍率 (M) を 10 倍としたとき過剰雑音係数 (F) が波長 $1.3 \mu\text{m}$ におい

て7以上通常は8~9であり、要するに、過剰雑音特性に劣るという欠点がある。この過剰雑音特性はAPDを光通信用に使用する場合特に重要なパラメータであるから、特に光通信用APDにおいて、この欠点は看過し難い重大な欠点である。

本発明の目的は、ゲルマニウム(Ge)を使用し1 μ m波長帯に感光波長域を有するAPDにおいて、過剰雑音特性の改善されたAPDを提供することにある。

その要旨は、n型のゲルマニウム(Ge)単結晶よりなる基板上にp+型のゲルマニウム(Ge)単結晶層よりなる受光部を有し、この受光部を囲み受光部PN接合より深くまで形成されたp型のゲルマニウム(Ge)単結晶層よりなるガードリングを有するp+n型の層構造を基本とし、受光部と基板との間のみにガードリングの下縁より浅く形成されたキャリア濃度の極めて低いゲルマニウム(Ge)単結晶層(電界強度一定層)を介在させ、受光層領域においてのみp+in型の層構造となし、ガードリング領域とその外部領域とにお

いてはpn型の層構造となすことにある。そこで、受光部に対接する限られた領域を除き、ガードリングはn型層のみと接触することになる。なお、ガードリング下端はi型の電界強度一定層とn型の基板との境界面より深い位置に存在することが必須なことはいうまでもない。

以下、本発明の着想から発明の具体化への過程を説明する。過剰雑音を小さくするには、光起電力作用により発生する2種のキャリアすなわち電子と正孔とのうち、一方のみを主としてアバランシェ増倍させることが有効なことはすでに知られている。すなわち、電子のイオン化率 α と正孔のイオン化率 β との比であるイオン化率比 $k(\alpha/\beta)$ が大きいか又は小さいことが低雑音化に有効である。そこで例えばシリコン(Si)のように電子のイオン化率 α が正孔のイオン化率 β よりも大きい半導体を使用する場合は電子のみをアバランシェ増倍させるようになしており、一方、ゲルマニウム(Ge)のように正孔のイオン化率 β が電子のイオン化率 α よりも大きい半導体を使用する場合は

正孔のみをアバランシェ増倍させることが有効である。ところでイオン化率比 k は最大電界強度に依存して変化し、ゲルマニウム(Ge)の場合最大電界強度の値が小さい程イオン化率比 k は小さくなることが知られており、電子イオン化率 α と正孔イオン化率 β と、イオン化率比 $k = \frac{\alpha}{\beta}$ の逆数との実験結果を第1図に示す。図において実線は本発明の発明者の1人である三川による実験結果であり、破線はミラー(S. L. Miller)による実験結果である。そこで、ゲルマニウム(Ge)を使用するAPDの場合、降伏時の最大電界強度の値が小さい程イオン化率比は小さくなり、正孔のみがアバランシェ増倍に寄与して、低雑音化の実現に有効となる。

ところで、APDを正常に動作させるためには、ある程度の逆方向バイアスの電圧の印加は必須であるから、この逆方向バイアス電圧を保持しながら最大電界強度を小さくするためには、APDの厚さ方向に対する電界強度の値を一定に保つことが有効であることは明らかである。すなわち、p+n-

n-型又はp+in型(もしくはn+p-p型又はn+ip型)の層構造がAPDの低雑音化に有効である。

そこで、シリコン(Si)を使用しているAPDにおいては、第2図に示すように、p型(又はn型)のシリコン(Si)基板1上にp-型(又はn-型)のシリコン(Si)単結晶層2を形成し、その表面にn+層(又はp+層)の受光部3とn層(又はp層)のガードリング4とを拡散、イオン注入法等により形成していた。

これと同じ考え方にもとづいたAPDをゲルマニウム(Ge)を使用して製造するとすれば、第3図に示すとおりとなる。すなわち、n型のゲルマニウム(Ge)基板5の上にn-型のゲルマニウム(Ge)単結晶層6を形成し、その表層にp+型の受光部7とp型のガードリング8とを拡散又はイオン注入法等を使用して形成することになる。ところが、ゲルマニウム(Ge)を使用したAPDの場合、ガードリング8の表層部(図において点線で囲まれた領域9)での絶縁破壊が発生しやすく、この層構造のAPDを製造することは現実的

に不可能である。すなわち、低不純物濃度のゲルマニウム(Ge)層中に有効なガードリングを形成することは極めて困難である。

そこで、ガードリング効果は十分保持しながら受光部と活性層との間の領域における最大電界強度を下げこの領域におけるイオン化率比 k の値を下げて正孔の増倍寄与率を向上して低雑音化を実現するためには、第4図に示すように、 n 型のゲルマニウム(Ge)基板10の表層に、 p^+ 層よりなる受光部11と p 型層よりなるガードリング12とを形成し、更に、受光部11に対接する領域においてのみ、 n 型基板10との間に i 型の電界強度一定層13を介在させればよいとの着想を得た。

なお、 p^+ 型の受光部11と n 型の基板10との間の絶縁耐力 V_B は、この領域と i 型の電界強度一定化層13とに発生する空乏層における電界強度を空乏層の全長で積分した値であるから

$$V_B = \int_{-x'_j}^{x_j} E(x) dx$$

の領域においては $10^{16}/\text{cd}$ 程度の p 型に転換されるにすぎない。それよりも更に深い領域は基板に当初から含有されていた $10^{16}/\text{cd}$ 程度の n 型に保たれることはいうまでもない。

これに対し、ほぼ同一条件をもってベリリウム(Be)をイオン注入したところ、第7図に示す如くであった。すなわち、およそ $10^{16}/\text{cd}$ 程度の n 型の不純物を含有するゲルマニウム(Ge)基板にベリリウム(Be)を $1 \times 10^{16}/\text{cd}$ の濃度で100KeVのエネルギーをもってイオン注入し、550°Cをもって1時間程度熱処理を施すと、表面は約 $10^{18}/\text{cd}$ 程度に高濃度に p 型に転換し、ここから緩徐に p 型不純物濃度は減少して表面から6 μm 程度の深さではじめて、 p 型不純物濃度は $10^{16}/\text{cd}$ 程度まで低下した。

そこで、 $10^{16}/\text{cd}$ 程度の n 型不純物を含有するゲルマニウム(Ge)基板のガードリング部にはベリリウム(Be)を $1 \times 10^{16}/\text{cd}$ 程度100KeV程度でイオン注入し、受光部にはボロン(B)を $4 \times 10^{13}/\text{cd}$ 程度40KeV程度でイオン注入し

但し、 $E(x)$ は空乏層の厚さ方向距離 x を独立変数として表わした上記領域における電界強度であり、 x_j, x'_j は第5図にDをもって示す空乏層の上下限である。

で表わされることになる。又、 x_j, x'_j の値は下式より求められる。

$$1 = \int_0^{x_j} \alpha \cdot \exp\left[-\int_x^{x_j} (\alpha - \beta) dx'\right] dx$$

但し、 $\alpha(x')$ ・・・電子のイオン化率

$\beta(x')$ ・・・正孔のイオン化率

ところで、かような層構造を実現する製造方法について、その可能性を種々検討した結果、ボロン(B)のイオン注入法を利用することが有効であることを発見した。すなわち、第6図に示すようにおよそ $10^{16}/\text{cd}$ 程度に n 型の不純物を含有するゲルマニウム(Ge)基板に、ボロン(B)を $4 \times 10^{13}/\text{cd}$ の濃度で、40KeVのエネルギーをもってイオン注入し、550°Cで1時間程度熱処理を施すと表面から0.3 μm 程度までは約 $10^{18}/\text{cd}$ と高濃度の p 型に転換するが、表面から0.3 μm ～3 μm 程度

その後550°C程度で約1時間熱処理を施せば、注入された不純物の活性化と拡散がなされ、第4図に示す如く、表層が $10^{18}/\text{cd}$ 程度の p^+ 型で、その下部に約2.5～3 μm 程度の厚さの補償型の i 型層が出来、その下部が当初からの基板の n 型不純物濃度である $10^{16}/\text{cd}$ 程度の n 型層が残留する層構造を実現しうるものとの結論を得た。なお、ここで、受光部にイオン注入するボロン(B)の量は n 型基板の当初の不純物濃度を打ち消す程度の量であることが必要なことはいうまでもない。

以下、図面を参照しつつ、本発明の一実施例に係るゲルマニウム(Ge)を使用したAPDを製造する主要各工程を説明し、本発明の構成と特有の効果とを明らかにする。

第8図参照

$10^{16}/\text{cd}$ 程度の n 型不純物を含有するゲルマニウム(Ge)基板10表面のガードリング領域12上を除く領域をフォトレジスト膜14でマスクし、ベリリウム(Be)を $1 \times 10^{16}/\text{cd}$ 100KeVでイオン注入して、ガードリング12を形成

する。

第9図参照

・フォトレジスト膜14を除去し、新たに受光部11上を除く領域をフォトレジスト膜15でマスクし、ボロン(B)を $4 \times 10^{13}/\text{cm}^2$ 40 KeVでイオン注入して、受光部11と電界強度一定層13とを形成する。

第4図、第10図参照

フォトレジスト膜15を除去し、 550°C 1時間程度の熱処理を行い、イオン注入された不純物の活性化と拡散とを実行すると第4図に示す如きp+n型の層構造が完成する。なお、ベリリウム(Be)の拡散分布はガウス分布とはならず、第7図に示す如く緩徐な勾配として伸延し、傾斜型PN接合となり、PN接合も深いので、望ましいガードリング効果を得ることができる。

この時の受光部におけるボロン(B)元素の濃度プロファイルをIMA法により測定した結果を第10図に示す。上記の事項をよく説明していることがわかる。

電界強度Eと表層からの距離dとの関係は第13図に示す如くであり、最大電界強度は従来技術における場合 $2.07 \times 10^5 \text{ V/cm}$ であるに反し、本発明の一実施例に係るAPDにおいては $1.12 \times 10^5 \text{ V/cm}$ であり、約 $1/2$ に低減されている。なお、受光部における降伏電圧は、従来技術におけるものが33.6Vであるに反し、本発明の一実施例においては34.9Vで予期のとおりほぼ同程度であった。又、ガードリング部の降伏電圧は約45Vであり、十分なガードリング効果が実証された。

上記の層構造と電界強度分布とを有する本発明の一実施例に係るAPDと従来技術におけるp+n型APDとの過剰雑音係数(F)対増倍率(M)との関係は第14図に示す如く、大幅に改善されていることが認められる。図において、曲線Aは本発明の一実施例に係るAPDの結果を示し曲線Bは従来技術におけるAPDの結果を示す。なお、この測定は、波長 $1.3 \mu\text{m}$ の単色光を照射し、測定周波数30MHz、バンド幅1MHzの高周波電圧を使用してなした。初期光電流 I_{p0} は $1.0 \mu\text{A}$ であっ

第11図参照

チャンネルストップ領域16以外をフォトレジスト膜17でマスクし、砒素(As)等のn型不純物をイオン注入する。注入条件は $1 \times 10^{14}/\text{cm}^2$ 130 KeV程度が適当である。尚、熱処理はここでも、後になされる高温工程をもって兼ねても全く効果は同一である。

第12図参照

フォトレジスト膜17を除去して、素子を囲む領域18上を厚さ $3,000 \text{ \AA}$ 程度の二酸化シリコン(SiO_2)層よりなる表面保護膜19で覆い、受光部11上には厚さ $1,750 \text{ \AA}$ 程度の窒化シリコン(Si_3N_4)層よりなる反射防止膜20を形成し、受光部11を囲んで、アルミニウム(Al)よりなる負電極21を形成し、APDを完成する。

以上の如くして製造された本発明の一実施例にかかるAPDとはほぼ同一の寸法を有し、受光部においてほぼ同一の降伏電圧を有する従来技術におけるp+n型の層構造を基本とするAPDとの特性を比較すると下記の如くなる。

た。図より明らかなように、増倍率(M)が10の場合における過剰雑音係数(F)は従来技術における場合約8~9であるが、本発明の一実施例における場合約4.6であり、おおむね半減している。

なお、本発明において、注目すべき利点は、第15図にその結果を示すように、長波長帯域において、低雑音化がはかれることである。図は上記の本発明の一実施例に係るゲルマニウム(Ge)APDに対し波長 $1.3 \mu\text{m}$ と $1.55 \mu\text{m}$ との2種の単色光を別々に照射した場合の結果であるが、曲線Cが $1.3 \mu\text{m}$ に対する場合と、曲線Dが $1.55 \mu\text{m}$ に対する場合である。なお、測定周波数とそのバンド幅とはそれぞれ30MHz、1MHzであり、初期光電流 I_{p0} は $1.0 \mu\text{A}$ であった。

以上の説明にあつては、ボロン(B)のイオン注入における拡散特性を利用した製造方法についてのみ記載されているが、本発明の要旨は上記のとおり、p型層よりなるガードリングの外周はn型層であり、受光層に対接する領域のみにガードリングよりも浅い厚さにi型層よりなる電界強度一定

層が存在している層構造を基本とするゲルマニウム(Ge)APDであり、かかる層構造は、上記せる製造方法にかぎらず、n型のゲルマニウム(Ge)基板の受光部領域にエッチング法を用いて凹部を形成し、ここに、i型ゲルマニウム(Ge)層とp⁺型ゲルマニウム(Ge)層とを重ねてエピタキシャル成長させた後、その周囲にガードリングを形成する等の方法によって形成することも可能である。

以上説明せるとおり、本発明によれば、1μm波長帯に感光波長域を有するゲルマニウム(Ge)を用いたAPDにおいて、過剰雑音特性の改善されたAPDを提供することができる。

4. 図面の簡単な説明

第1図は、ゲルマニウムの電子イオン化率(α)と正孔イオン化率(β)とイオン化率比($k = \frac{\alpha}{\beta}$)が電界強度に依存して変化する特性を示すグラフである。第2図は従来技術におけるp型シリコンを基板とするn⁺p-p型層構造を有するシリコンAPDの断面図であり、第3図は第2図に示すところと同一の原理にもとづく従来技術におけるn型

ゲルマニウムを基板とするp⁺n-n型層構造を有するゲルマニウムAPDの断面図である。第4図は本発明の一実施例に係る、n型ゲルマニウムを基板とするAPDの層構造を示す断面図である。第5図は本発明の要旨を説明するためのグラフであり、電界強度対層厚に対する空乏層の拡がりを示す。第6図はn型不純物を含有するゲルマニウム基板にボロンをイオン注入したとき形成される不純物濃度プロファイルを示すグラフであり、第7図は同一基板にベリリウムをイオン注入したとき形成される不純物濃度プロファイルを示すグラフである。第8, 9, 11, 12図は本発明の一実施例に係るゲルマニウムAPDの主要製造工程における基板断面図である。第10図は本発明の一実施例に係るゲルマニウムAPDの電界強度一定層が形成された状態におけるボロンイオン濃度プロファイルをIMA法を使用して測定した結果である。第13図は本発明の一実施例に係るp⁺i-n型層構造を有するゲルマニウムAPDにおける電界強度対空乏層厚さとの関係

と従来技術におけるp⁺n型層構造を有するゲルマニウムAPDにおける電界強度対空乏層厚さとの関係とを比較するグラフである。第14図は本発明の一実施例に係るゲルマニウムAPDと従来技術におけるp⁺n型層構造を有するゲルマニウムAPDとにおける過剰雑音係数(M)対増倍率(G)とを比較するグラフである。第15図は本発明の一実施例に係るゲルマニウムAPDの過剰雑音係数(M)と増倍率(G)との関係を光波長をパラメータとして比較したグラフである。

- 1・・・p型シリコン基板、 2・・・p⁻型シリコン層、 3・・・n⁺型シリコン層(受光部)、
- 4・・・n型シリコン層(ガードリング)、
- 5・・・n型ゲルマニウム基板、
- 6・・・n⁻型ゲルマニウム層、
- 7・・・p⁺型ゲルマニウム層(受光部)、
- 8・・・p型ゲルマニウム層(ガードリング)、
- 9・・・ガードリングの表層部、 10・・・n型ゲルマニウム層、 11・・・p⁺型ゲルマニウム層(受光部)、 12・・・p型ゲルマニウム層(ガードリング)、

13・・・i型ゲルマニウム層(電界強度一定層)、

14, 15, 17・・・フォトリソスト膜、

16・・・チャンネルストップ領域、

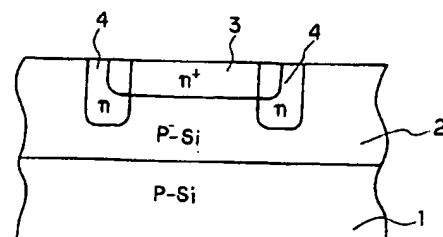
18・・・素子を囲む領域、 19・・・表面保護膜、

20・・・反射防止膜、 21・・・負電極、

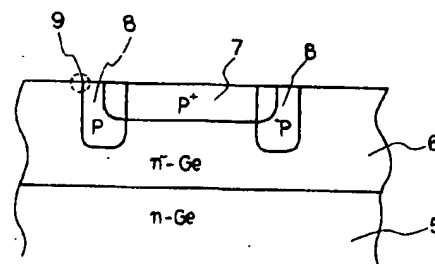
代理人 弁理士 松岡 宏 四 郎



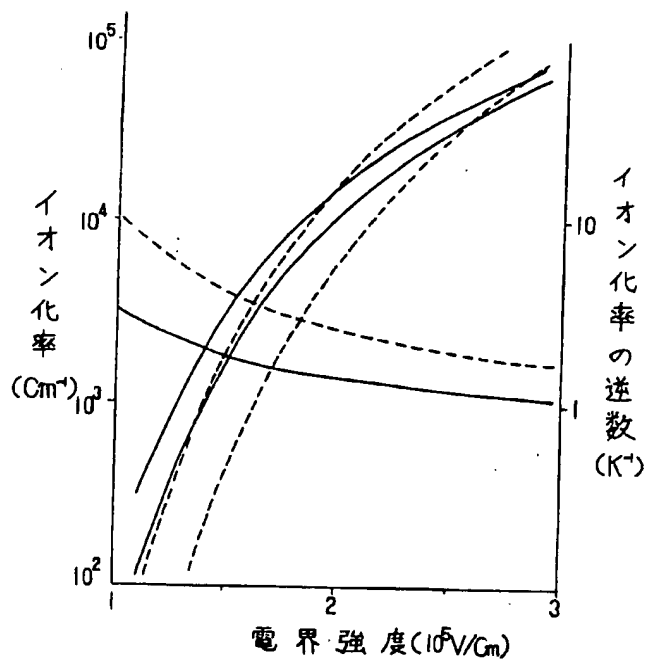
第 2 図



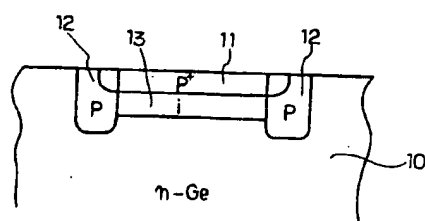
第3図



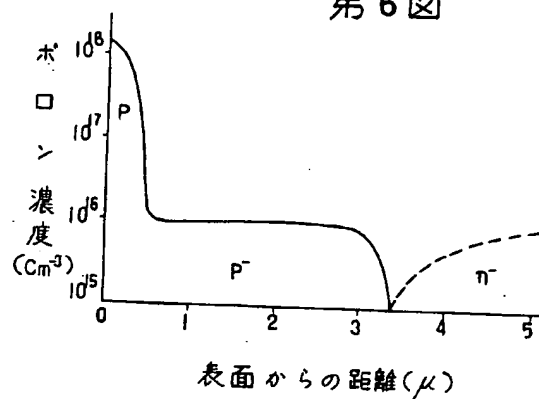
第 1 図



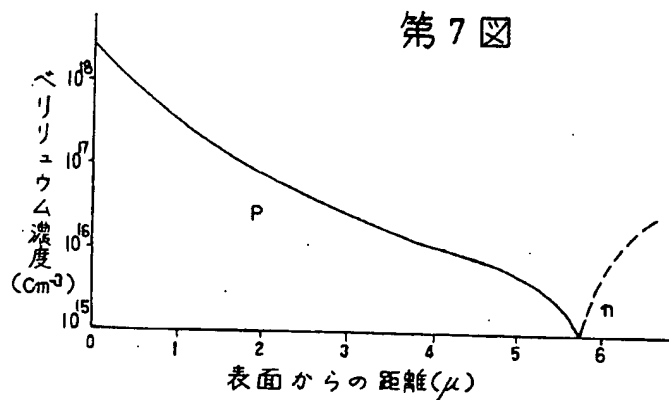
第4図



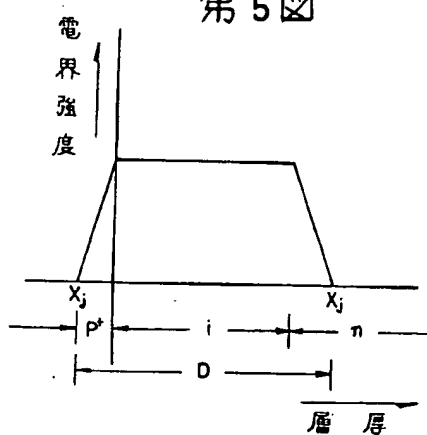
第 6 図



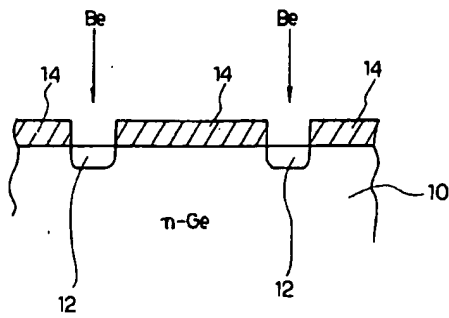
第7図



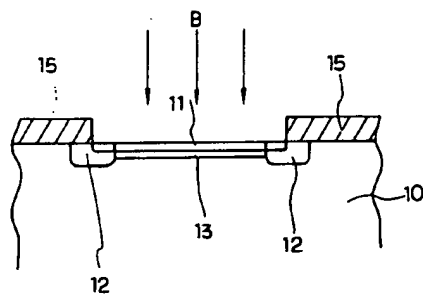
第 5 図



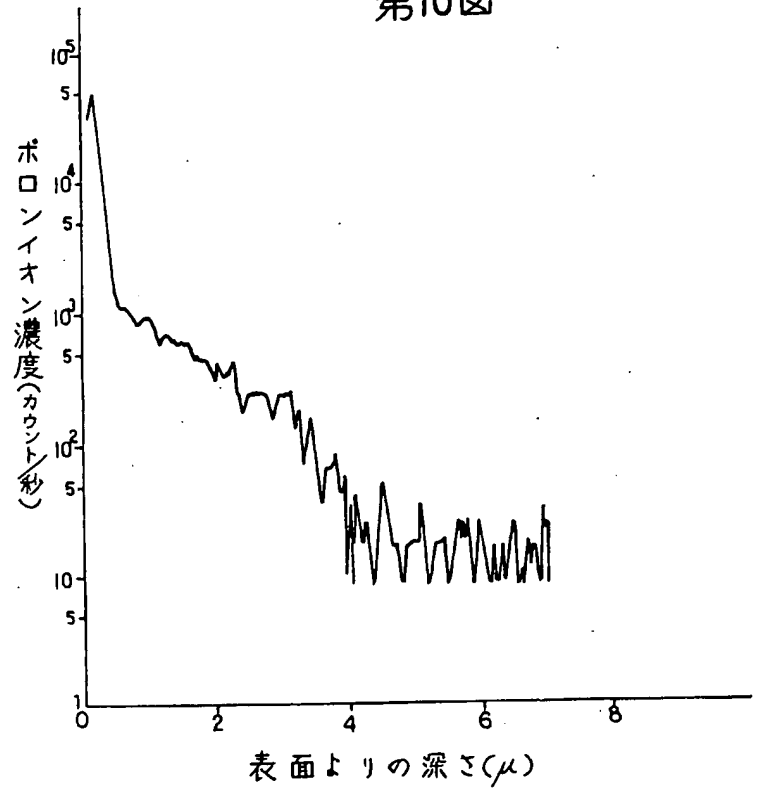
第 8 回



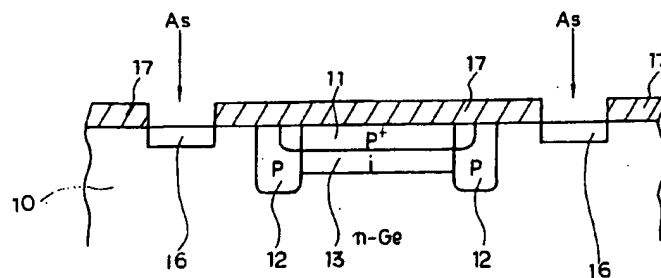
第9図



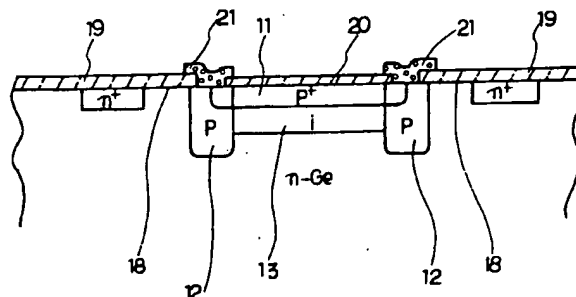
第10図



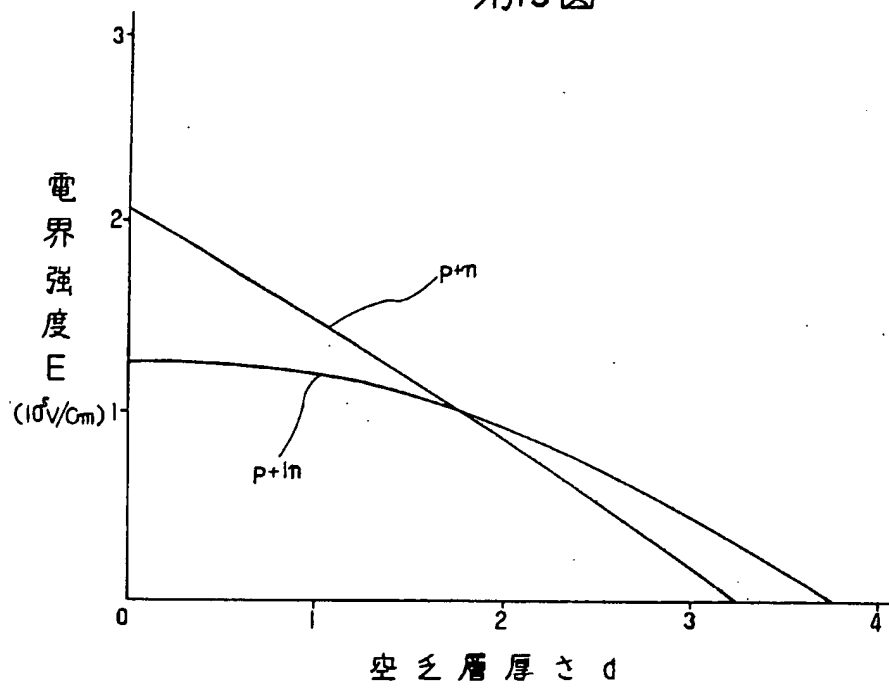
第11図



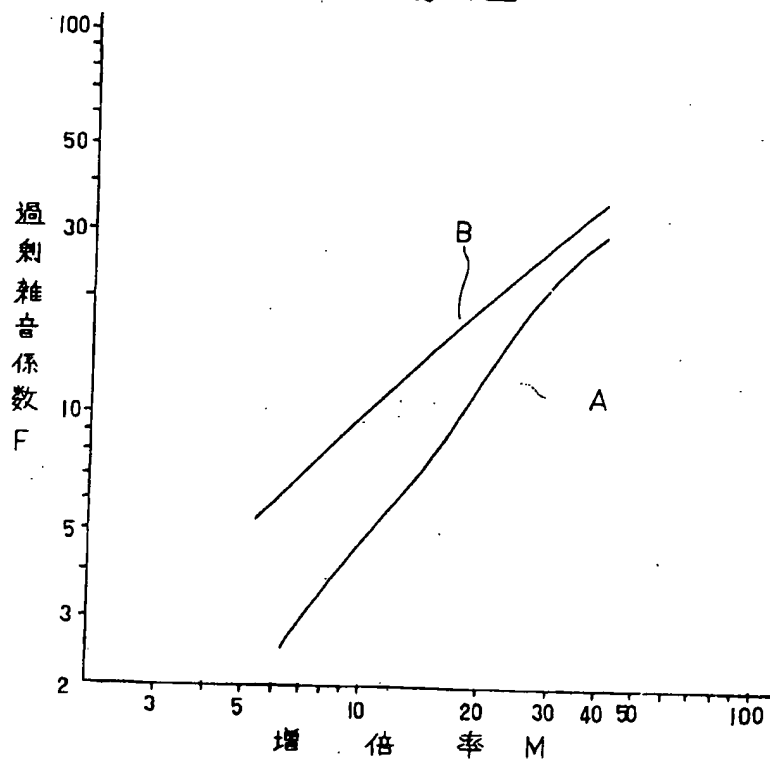
第12図



第13図



第14図



第15図

